

# Electrónica Digital

Fco. Javier Expósito, Manuel Arbelo, Pedro A. Hernández ©2001

Dpto. de Física Fundamental y Experimental,  
Electrónica y Sistemas

UNIVERSIDAD DE LA LAGUNA



Lección 0. <b>Introducción</b> .....	1
0.1 Definiciones .....	1
Lección 1. <b>Representación de números</b> .....	3
1.1 Sistemas de numeración .....	3
1.2 Sistema binario.....	3
1.3 Cambios de base.....	3
1.4 Bases octal y hexadecimal .....	4
1.5 Representación en magnitud y signo .....	5
1.6 Representación en complemento a 1 (Ca1) .....	5
1.7 Representación en complemento a 2 .....	6
1.8 Representación en punto fijo y punto flotante.....	6
1.8.1 <i>Punto fijo</i> .....	6
1.8.2 <i>Punto flotante</i> .....	7
Lección 2. <b>Codificación</b> .....	11
2.1 Códigos numéricos.....	11
2.1.1 <i>BCD (Binary Coded Decimal)</i> .....	11
2.1.2 <i>4221</i> .....	11
2.1.3 <i>Código Exceso 3</i> .....	11
2.1.4 <i>Código Gray</i> .....	12
2.2 Códigos alfanuméricos .....	13
2.2.1 <i>ASCII (American Standard Code for Information Interchange)</i> .....	13
2.2.2 <i>EBCDIC (Extended Binary Coded Decimal Interchange Code)</i> .....	13
2.3 Código 7 segmentos.....	13
2.4 Código de barras .....	13
2.5 Códigos detectores de error .....	14
2.5.1 <i>Código de paridad simple</i> .....	14
2.5.2 <i>Dos de cada cinco (Two out of five code)</i> .....	14
2.5.3 <i>Código de Hamming: código corrector</i> .....	15

Lección 3. <b>Álgebra de Boole</b> .....	19
3.1 Postulados y teoremas fundamentales.....	19
3.2 Operadores lógicos. Funciones booleanas .....	20
3.3 Simplificación algebraica de funciones.....	21
3.4 Síntesis de funciones con lógica NAND y NOR.....	24
3.4.1 <i>Regla de diseño para un circuito de dos niveles NAND-NAND</i> .....	25
3.4.2 <i>Regla de diseño para un circuito de dos niveles NOR-NOR</i> .....	26
3.4.3 <i>Regla de diseño para redes de niveles múltiples</i> .....	26
Lección 4. <b>Sistemas combinatoriales</b> .....	31
4.1 Representación mediante formas canónicas .....	31
4.1.1 <i>1ª Forma estándar: suma de productos canónicos</i> .....	31
4.1.2 <i>2ª Forma estándar: producto de sumas canónicas</i> .....	32
4.2 Funciones booleanas simples, de salida múltiple y con términos redundantes .....	33
4.3 Métodos de minimización.....	34
4.3.1 <i>Mapas de Karnaugh</i> .....	34
4.3.1.1 Diagrama de Karnaugh para 2 variables .....	35
4.3.1.2 Diagrama de Karnaugh para 3 variables .....	35
4.3.1.3 Diagrama de Karnaugh para 4 variables .....	36
4.3.1.4 Diagrama de Karnaugh para 5 variables .....	36
4.3.1.5 Diagrama de Karnaugh para 6 variables .....	37
4.3.2 <i>Método de Quine-McCluskey o método tabular</i> .....	40
4.3.2.1 Dominio por filas.....	43
4.3.2.2 Dominio por columnas.....	43
4.3.3 Minimización de funciones de salida múltiple .....	45
Lección 5. <b>Diseño con módulos estándar</b> .....	49
5.1 Multiplexores (MUX). Redes de MUXs (74150, 74151, 4051B) .....	49
5.2 Desmultiplexor (DMUX) (74155) .....	53
5.3 Codificador binario (COD) .....	54
5.3.1 <i>Codificador de prioridad (74148, 4532B)</i> .....	54
5.3.2 <i>Redes de codificadores de prioridad</i> .....	55
5.4 Descodificadores (DEC) (74137, 4514B) .....	56
5.4.1 <i>Redes de descodificadores</i> .....	57
Lección 6. <b>Unidad Aritmético-Lógica (ALU)</b> .....	65
6.1 Semisumadores y semirrestadores.....	65

6.2 Circuito sumador completo (F-A) y restador completo (F-R) (7483, 74283, 4006).....	66
6.3 Suma en las representaciones de Ca1, Ca2 y BCD .....	69
6.3.1 Suma en la representación de Ca1.....	69
6.3.2 Suma en la representación de Ca2.....	70
6.3.3 Suma en la representación BCD.....	70
6.4 “Overflow” .....	71
6.5 Sumador-restador paralelo con arrastre de “carry” .....	71
6.6 Sumador-restador paralelo con “carry” en paralelo .....	72
6.7 Multiplicación binaria .....	75
6.8 División binaria .....	75
6.9 Unidad aritmético-lógica (ALU 74181).....	76
<b>Lección 7. Diseño de sistemas combinacionales con dispositivos PLD.....</b>	<b>77</b>
7.1 Diseño con memorias ROM .....	77
7.2 Diseño con dispositivos PLA.....	79
<b>Lección 8. Introducción a los Sistemas Secuenciales .....</b>	<b>83</b>
8.1 Definición de sistema secuencial .....	83
8.2 Clasificación de circuitos secuenciales .....	84
8.3 Elementos de memoria (biestables) .....	85
8.4 Tipos de biestables (T, R-S, J-K, D).....	86
8.4.1 Flip-flop T (toggle = cambio de estado).....	86
8.4.2 Flip-flop R-S (Reset-Set).....	86
8.4.3 Flip-flop J-K.....	87
8.4.4 Flip-flop D (Delay = retardo).....	88
8.5 Biestables asíncronos: “latch” .....	88
8.6 Biestables “Maestro-esclavo” (Master-slave) (7476).....	90
8.7 Dispositivos de almacenamiento .....	92
8.7.1 Registros.....	92
<b>Lección 9. Sistemas secuenciales autónomos .....</b>	<b>95</b>
9.1 Análisis de sistemas secuenciales autónomos: contadores.....	95
9.2 Síntesis de circuitos secuenciales autónomos .....	98
9.2.1 Síntesis por el método de los estados .....	98
9.2.1.1 Síntesis para flip-flops tipo T .....	98
9.2.1.2 Síntesis para flip-flops tipo R-S .....	99
9.2.1.3 Síntesis para flip-flops tipo J-K .....	100

9.2.1.4 Síntesis para flip-flops tipo D .....	102
9.2.1.5 Síntesis de circuitos secuenciales autónomos para estados incompletos .....	102
9.2.2 <i>Método algebraico</i> .....	104
9.3 Tiempos en una red secuencial síncrona.....	106
Lección 10. <b>Sistemas secuenciales generalizados</b> .....	109
10.1 Análisis de sistemas secuenciales generalizados.....	109
10.2 Síntesis de sistemas secuenciales generalizados .....	111
10.2.1 <i>Relaciones de equivalencia entre estados</i> .....	112
10.2.2 <i>Teoremas</i> .....	113
10.2.2.1 Definición 1 .....	113
10.2.2.2 Definición 2.....	113
10.2.2.3 Teorema .....	113
10.2.3 <i>Método de Huffman-Mealy</i> .....	113
10.2.4 <i>Asignación de estados</i> .....	115
10.2.5 <i>Tabla de transición. Ecuaciones de entrada a los biestables</i> .....	118
10.3 Composición de sistemas secuenciales generalizados.....	120
10.3.1 Composición en serie.....	120
10.3.2 Composición en paralelo.....	121

## Lección 0. *Introducción*

### 0.1 Definiciones

*Sistema Digital:* Un sistema digital es un dispositivo dinámico (evoluciona con el tiempo) en el que tanto las entradas como las salidas en un instante “t” tendrán un nº finito de valores discretos. Los Sistemas Digitales se dividen en dos grandes grupos:

- *Sistemas combinatoriales:* son aquellos en los que la salida en un instante “t” es una función de las entradas en un instante anterior.
- *Sistemas secuenciales:* la salida depende además de la historia pasada, es decir, tiene memoria almacenada.

Dependiendo de la complejidad del sistema existe una clasificación en tres niveles:

- *Hardware:* es el nivel en el que las operaciones lógicas tratamos de implementarlas mediante redes de circuitos. El algoritmo que implementa las funciones se realiza mediante cableado de componentes.
- *Software:* las operaciones lógicas se implementan sobre un sistema digital programable utilizando un lenguaje de programación.
- *Firmware:* las funciones que se implementan aquí son de la misma envergadura que los de hardware pero haciendo uso de unas sentencias muy básicas utilizando microprograma.

Los circuitos integrados se clasifican según niveles de integración en:

- *SSI* (Small Scale Integration). Son circuitos integrados en los que se han podido integrar muy pocas puertas (una puerta o compuerta lógica son varios transistores que hacen una operación lógica muy básica).
- *MSI* (Medium Scale Integration). El circuito integrado tiene del orden de 100 puertas.
- *LSI* (Large Scale Integration). El nº de puertas es mucho mayor (varios miles de puertas).
- *VLSI* (Very Large Scale Integration). Se habla de circuitos de niveles de puertas (aparecen mucho miles de puertas).